

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-338713

(43)Date of publication of application : 28.11.2003

(51)Int.Cl. H03F 1/32  
H03F 3/21  
H04B 1/04

(21)Application number : 2002-144224

(71)Applicant : SONY CORP

(22)Date of filing : 20.05.2002

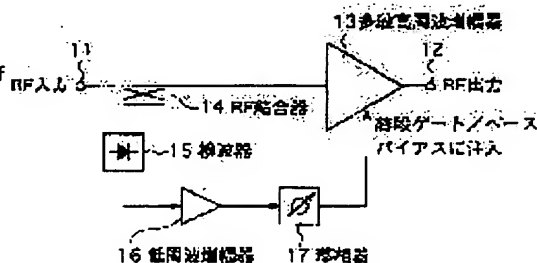
(72)Inventor : SASHO NOBORU  
ABE MASAMI

## (54) POWER AMPLIFYING DEVICE AND RADIO COMMUNICATION DEVICE USING THE SAME

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a coil, which requires a very high inductance as a low-frequency choke inductance, when a low-frequency signal is reinjected into a drain of a FET for amplification.

**SOLUTION:** A part of a high-frequency signal is derived from the input side of a multistage high-frequency amplifier 13 by a detector 15 and a low-frequency secondary distortion component is efficiently derived by converting the derived signal into an envelope signal. After the low-frequency secondary distortion component is amplified by a low-frequency amplifier 16 and phase-adjusted by a phase shifter 17, the low-frequency secondary distortion component is injected into the gate or the base bias of a final step of the multistage high-frequency amplifier 13. The low-frequency second-order distortion component is converted into a third-order distortion by the nonlinear characteristics of a transistor and compensated for a third-order distortion component, which generates originally at the multistage high-frequency amplifier 13.



## LEGAL STATUS

[Date of request for examination] 19.01.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-338713

(P2003-338713A)

(43) 公開日 平成15年11月28日 (2003. 11. 28)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テマコード* (参考)
H 0 3 F	1/32	H 0 3 F	5 J 0 9 0
	3/21		5 J 0 9 1
H 0 4 B	1/04	H 0 4 B	R 5 J 5 0 0
			5 K 0 6 0

審査請求 未請求 請求項の数12 O L (全 12 頁)

(21) 出願番号 特願2002-144224 (P2002-144224)

(22) 出願日 平成14年5月20日 (2002. 5. 20)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 佐生 登

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72) 発明者 阿部 雅美

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(74) 代理人 100086298

弁理士 船橋 國則

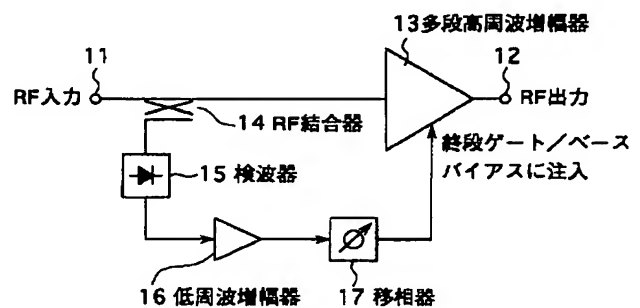
最終頁に続く

(54) 【発明の名称】 電力増幅装置およびこれを用いた無線通信装置

(57) 【要約】

【課題】 低周波信号を増幅用 F E T のドレインに再注入する構成を採った場合は、低周波チョークインダクタとして非常に大きなインダクタンスのコイルが必要になる。

【解決手段】 多段高周波増幅器 1 3 の入力側から高周波信号の一部を検波器 1 5 で取り出し、その取り出した信号を包絡線信号に変換することで、低周波 2 次歪成分を効率良く取り出す。そして、この低周波 2 次歪成分を低周波増幅器 1 6 で増幅し、移相器 1 7 で位相調整した後、多段高周波増幅器 1 3 の最終段のゲート或いはベースバイアスに注入する。その結果、低周波 2 次歪成分はトランジスタの非線形性によって 3 次歪に変換され、元々多段高周波増幅器 1 3 で発生していた 3 次歪成分と相殺される。



## 【特許請求の範囲】

【請求項 1】 複数段のトランジスタを含む高周波増幅手段と、  
前記高周波増幅手段の入力側から高周波信号の一部を取り出し、その取り出した信号を包絡線信号に変換する検波器を含み、当該検波器から出力される低周波信号を前記高周波増幅手段の最終段のゲート或いはベースバイアスに注入するフィードフォワード手段とを備えたことを特徴とする電力増幅装置。

【請求項 2】 前記フィードフォワード手段は、前記検波器から出力される低周波信号を増幅する低周波増幅器を含むことを特徴とする請求項 1 記載の電力増幅装置。

【請求項 3】 前記フィードフォワード手段は、前記検波器から出力される低周波信号の位相を調整する移相器を含むことを特徴とする請求項 1 記載の電力増幅装置。

【請求項 4】 前記フィードフォワード手段は、前記検波器から出力される低周波信号に含まれる高調波成分を遮断するフィルタを含むことを特徴とする請求項 1 記載の電力増幅装置。

【請求項 5】 請求項 1 記載の電力増幅装置においてさらに、  
前記検波器と前記高周波増幅手段との間に遅延素子を有することを特徴とする電力増幅装置。

【請求項 6】 前記検波器は、送信機の間周波数段に配置されていることを特徴とする請求項 1 記載の電力増幅装置。

【請求項 7】 複数段のトランジスタを含む高周波増幅手段と、  
デジタルベースバンド部において 2 つの色差信号からデジタル包絡線信号を計算する包絡線計算手段と、  
前記包絡線計算手段から出力されるデジタル包絡線信号をアナログ信号に変換する D/A コンバータと、  
前記 D/A コンバータから出力されるアナログ包絡線信号を前記高周波増幅手段の最終段のゲート或いはベースバイアスに注入する手段とを備えたことを特徴とする電力増幅装置。

【請求項 8】 前記デジタルベースバンド部は、前記包絡線計算手段から出力されるデジタル包絡線信号を増幅する低周波増幅器を有することを特徴とする請求項 7 記載の電力増幅装置。

【請求項 9】 前記デジタルベースバンド部は、前記包絡線計算手段から出力されるデジタル包絡線信号の位相を調整する移相器を有することを特徴とする請求項 7 記載の電力増幅装置。

【請求項 10】 前記デジタルベースバンド部は、前記包絡線計算手段から出力されるデジタル包絡線信号に含まれる高調波成分を遮断するフィルタを有することを特徴とする請求項 7 記載の電力増幅装置。

【請求項 11】 送信系のフロントエンドを構成する電力増幅器として、

複数段のトランジスタを含む高周波増幅手段と、前記高周波増幅手段の入力側から高周波信号の一部を取り出し、その取り出した信号を包絡線信号に変換する検波器を含み、当該検波器から出力される低周波信号を前記高周波増幅手段の最終段のゲート或いはベースバイアスに注入するフィードフォワード手段とを備えた電力増幅装置を用いたことを特徴とする無線通信装置。

【請求項 12】 送信系のフロントエンドを構成する電力増幅器として、

10 複数段のトランジスタを含む高周波増幅手段と、デジタルベースバンド部において 2 つの色差信号からデジタル包絡線信号を計算する包絡線計算手段と、前記包絡線計算手段から出力されるデジタル包絡線信号をアナログ信号に変換する D/A コンバータと、前記 D/A コンバータから出力されるアナログ包絡線信号を前記高周波増幅手段の最終段のゲート或いはベースバイアスに注入するバイアス回路とを備えた電力増幅装置を用いたことを特徴とする無線通信装置。

## 【発明の詳細な説明】

20 【0001】

【発明の属する技術分野】本発明は、電力増幅装置およびこれを用いた無線通信装置に関し、特に歪補償機能を持つ電力増幅装置およびこれを用いた無線通信装置に関する。

## 【0002】

【従来の技術】CDMA(Code Division Multiple Access)等の線形変調方式を採用した携帯電話機に代表される無線通信装置では、低歪かつ高効率な電力増幅装置が必要とされる。この種の電力増幅装置としては、歪補償機能を持つ電力増幅装置が知られている。その構成の一例を図 13 に示す。この従来例に係る電力増幅装置は、増幅用 FET101、入力整合回路 102、フィードフォワード路 103、低周波チョークインダクタ 104 および出力整合回路 105 からなり、フィードフォワードを用いた線形化によって 3 次歪を抑圧するというものである。

【0003】上記構成の電力増幅装置の動作原理は次の通りである。まず、2 つの正弦波信号もしくは変調波信号が入力整合回路 102 を介して入力されることで、増幅用 FET101 は大信号動作している。つまり、基本波以外に高次の高調波を発生している状態である。増幅用 FET101 で発生している 2 次歪波のうち、低周波に存在する成分は、フィードフォワード路 103 の RF チョークインダクタ 111 およびキャパシタ 112 を通った後、負荷抵抗 113 で電圧信号に変換される。その低周波成分が低周波アンプ 114 によって増幅される。

【0004】低周波アンプ 114 で増幅された低周波信号は、キャパシタ 116 およびチョークインダクタ 117 を通った後、増幅用 FET101 のドレインに再注入される。この再注入された低周波信号の一部は、増幅用

## 3

FET101の非線形性によって新たに3次歪へと変換される。そして、増幅用FET101のドレインにおいて、元々存在していた3次歪と新たに発生した3次歪とが相殺され、結果的に3次歪成分が減少する。

【0005】フィードフォワード方式の歪低減の原理は、次のように数式によって解析的に説明される。

【0006】電力増幅器の入出力特性を、以下のように多項式表示する。

{ EMBED Equation.3 , } …… (1)

ここで、電力増幅器に入力する2つの正弦波信号の角周波数を $\omega_1$ および $\omega_2$ とすると、電力増幅器出力で発生

$$G_1 \cdot V_i^2(t) = G_1 \frac{A^2 + B^2 + H^2}{2} + G_1 BH \cos(\omega_1 t - \phi) + G_1 AH \cos(\omega_2 + \phi) \\ + G_1 \left\{ \frac{A^2}{2} \cos(2\omega_1 t) + \frac{B^2}{2} \cos(2\omega_2 t) \right\} + G_1 AB \{ \cos(\omega_1 + \omega_2) \\ + \cos(\omega_2 - \omega_1) \} + G_1 AH \cos\{(2\omega_1 - \omega_2)t - \phi\} + G_1 BH \{(2\omega_2 - \omega_1)t + \phi\} \\ \dots\dots (3)$$

【0009】(3)式における最後の2項は $2\omega_1 - \omega_2$ および $2\omega_2 - \omega_1$ の角周波数成分を持っているため3次歪成分(IM3)である。これらの項が元々電力増幅器で発生していた3次歪成分と打ち消し合うようにすれば3次歪成分の低減が可能である。

【0010】

【発明が解決しようとする課題】ところで、先述した従来例に係る電力増幅装置は、1段のトランジスタによって構成されている。しかしながら、通常の携帯電話端末などで用いられる電力増幅器では、十分な電力利得を得るために2段若しくは3段のトランジスタを使用することが多い。また、最も大きな問題点は、低周波信号を増幅用FET101のドレインに再注入する構成を採っているため、低周波チョークインダクタ104として非常に大きなインダクタンスのコイルが必要となることである。この低周波チョークインダクタ104は、再注入される低周波成分と直流電源を分離する、即ち低周波成分の電源側への通過を阻止するために必要である。低周波チョークインダクタ104として、場合によっては数 $\mu$ Hのインダクタンス値が必要である。これでは小型・低コストの理念とは反する。

【0011】他の従来例として、特開平7-22849号公報に記載された線形増幅器がある。この線形増幅器においても、低周波2次歪成分を取り出し、それを再注入することによって3次歪の低減を図るという基本概念は同じである。しかし、先述した従来例と異なり、低周波2次歪成分を出力部から取り出して入力部にフィードバックする構成を採っている。

【0012】この他の従来例では、2つの正弦波信号などの繰り返しが続く波形の場合には効果が得られるが、デジタル変調波のようにランダムな信号を入力した場合、フィードバック路の伝達時間遅延によって所望の3次歪低減の効果を得ることができない。特に、近年のW

## 4

している2次歪成分の角周波数は、 $\omega_2 - \omega_1$ である。この成分を何らかの方法で再び電力増幅器に再注入する。上記従来例では、増幅用FET101のドレイン側から再注入している。

【0007】{ EMBED Equation.3 , } … (2)

(2)式において、2項目が低周波2次歪成分である。但し、Hは振幅の係数、 $\phi$ は移相量である。

【0008】次に、(2)式を(1)式に代入する。全ての項を表すと煩雑になるため、2次係数による項のみを表すと次のようになる。

【数1】

(Wide-band)-CDMA変調波のようにチップレートの高い信号、つまり包絡線変動の速い信号では、フィードバック方式では歪相殺が時間的に間に合わず困難であると考えられる。

【0013】本発明は、上記課題に鑑みてなされたものであり、その目的とするところは、フィードフォワード方式の利点を活かしつつ、低歪かつ高効率で、しかも小型かつ低コストにて実現可能な電力増幅装置およびこれを用いた無線通信装置を提供することにある。

【0014】

【課題を解決するための手段】本発明による電力増幅装置は、複数段のトランジスタを含む多段高周波増幅手段と、この多段高周波増幅手段の入力側から高周波信号の一部を取り出し、その取り出した信号を包絡線信号に変換する検波器を含み、当該検波器から出力される低周波信号を多段高周波増幅手段の最終段のゲート或いはベースバイアスに注入するフィードフォワード手段とを備えた構成となっている。

【0015】上記構成の電力増幅装置において、検波器は、高周波信号の一部を取り出し、その取り出した信号を包絡線信号に変換することで、低周波の2次歪成分を効率良く取り出す。この取り出された低周波2次歪成分は、フィードフォワード手段によって多段高周波増幅器の最終段トランジスタのゲート／ベースバイアスに注入される。この2次歪成分の最終段トランジスタのゲート／ベースバイアスへの注入により、2次歪成分がトランジスタの非線形性によって3次歪に変換され、元々多段高周波増幅器で発生していた3次歪と相殺される。また、バイアス回路において低周波2次歪成分の電源側への通過がバイアス抵抗によって阻止されるため、大きなインダクタンス素子を用いる必要がなくなる。

【0016】

【発明の実施の形態】以下、本発明の実施の形態につい

て図面を参照して詳細に説明する。

【0017】〔第1実施形態〕図1は、本発明の第1実施形態に係る電力増幅装置の構成例を示すブロック図である。図1において、回路入力端子11と回路出力端子12との間には、増幅用トランジスタが多段接続される多段高周波増幅器13が接続されている。多段高周波増幅器13の入力端には、RF結合器14を介して検波器15、低周波増幅器16および移相器17が順に縦続接続されている。ただし、低周波増幅器16および移相器17は必須の構成要素ではなく、必要に応じて1つ1つだけだけを設けるようにすることも可能である。移相器17の出力信号は、多段高周波増幅器13の最終段トランジスタのゲート（または、ベース）のバイアス回路に注入される。以上により、フィードフォワード手段が形成されている。

【0018】次に、上記構成の第1実施形態に係る電力増幅装置の回路動作について説明する。

【0019】N(Narrow-band)-CDMAやW-CDMA等の高周波変調信号が、回路入力端子11から入力される。ここでは、その詳細については省略するが、CDMA等の線形変調信号は、GMSK(Gaussian(-filtered) Minimum Shift Keying)等の定包絡線変調信号と異なり、振幅方向にも情報を含むために包絡線レベルが変動している。

【0020】入力された高周波変調信号の大部分はそのまま多段高周波増幅器13に入力される。また、高周波変調信号の一部はRF結合器14により取り出され、検波器15に入力される。検波器15に入った信号はダイオードなどの非直線性を利用したデバイスにより、変調波の包絡線信号に変換される。検波器15の内部では変調波の2倍波以上の高調波も発生しているが、検波器15の出力部のローパス特性によって直流周波数付近の低周波信号のみ出力される。この低周波信号は変調波の2次歪成分のうち、直流付近に存在する信号に相当する。

【0021】検波器15から出力される低周波信号（低周波2次歪信号）は、低周波増幅器16に入力され、ここでしかるべき電圧増幅を受けて出力される。低周波増幅器16の出力信号はさらに移相器17に入力され、ここで決められた位相の調整を受けた後、多段高周波増幅器13の最終段のゲートバイアス回路に注入される。なお、ここでは、低周波増幅器16がFETによって構成される場合を前提としているが、バイポーラトランジスタによって構成される場合は、移相器17の出力信号は多段高周波増幅器13の最終段のベースバイアス回路に注入される。

【0022】移相器17の出力信号をドレイン/コレクタバイアスから注入する場合と比較して、ゲート/ベースバイアスから注入する場合は、バイアス回路に大きな電流が流れないので抵抗を直列に挿入することができる。低周波信号はその抵抗を負荷とすることで、最終段

のゲート/ベース電位が変動する。ドレイン/コレクタバイアスから注入する場合は抵抗を挿入すると大きな電力損失となってしまうため不可能である。そのために低周波信号の負荷として大きなインダクタンス値のインダクタが必要となる。

【0023】最終段のトランジスタは、高効率動作を行わせるために通常は大きな非線形状態で動作を行っている。よって、最終段ゲート/ベースバイアス回路に入力された低周波信号は、先述の(3)式で説明した理論にしたがい、トランジスタの非線形性によって3次歪に変換される。そして、この変換された3次歪が元々多段高周波増幅器13で発生していた3次歪成分と相殺されることにより、出力における3次歪成分が低減されることになる。

【0024】電力増幅器の歪の仕様を決める指標として、隣接チャネル漏洩電力比(ACPR)がある。ACPR仕様を決める支配的な歪要素は3次歪成分である。したがって、3次歪を低減することができればACPRについても低減することができる。これによって、電力増幅器をより大きな非線形状態で使用することができるため、電力増幅器の高効率化を達成することができる。

【0025】(第1実施形態の具体例)図2は、第1実施形態の変形例に係る電力増幅装置の具体例を示す回路図であり、図中、図1と同等部分には同一符号を付して示している。

【0026】図2では、図1の低周波増幅器16および移相器17の回路部分については省略している。また、回路入力端子11と多段高周波増幅器13との間には入力整合回路18が、多段高周波増幅器13と回路出力端子12との間には出力整合回路19がそれぞれ接続されている。

【0027】本具体例においては、多段高周波増幅器13が2段構成の場合を例に挙げて示し、また多段高周波増幅器13を構成するトランジスタとしてFETを用いている。すなわち、多段高周波増幅器13は、初段FET131および終段FET132を有し、初段FET131のドレインと終段FET132のゲートとの間が段間整合回路133を介して結合された構成となっている。初段FET131のゲートは、抵抗R11を介して初段ゲート電位に接続されている。初段FET131のドレインは、RFチョークインダクタL11を介して電源Vccに接続されている。

【0028】終段FET132のゲートバイアス回路134は、終段ゲート電位と終段FET132のゲートとの間に直列に接続されたバイアス抵抗R12およびRFチョークインダクタL12と、終段FET132のゲートと移相器17(図1参照)の出力端との間に直列に接続されたRFチョークインダクタL13およびDCカットキャパシタC11とを有する構成となっている。終段FET132のドレインは、チョークインダクタL14

を介して電源  $V_{cc}$  に接続されるとともに、キャパシタ  $C12$  および出力整合回路 19 を介して回路出力端子 12 に接続されている。

【0029】このゲートバイアス回路 134 において、RF チョークインダクタ  $L12$  は、高周波信号の電源側への通過を阻止して低周波信号および直流信号を電源側へ通過させる作用をなす。また、DC カットキャパシタ  $C11$  は、移相器 17 から供給される低周波信号を終段 FET 132 側へ通過させ、直流信号の通過を阻止する作用をなす。この DC カットキャパシタ  $C11$  の容量値としては、比較的大きな値（～数  $\mu F$ ）が必要となるが、近年のデバイスの発達により、小型かつ低コストな素子を入手することは容易である。

【0030】因みに、従来技術で述べたように、低周波 2 次歪信号の電源側への通過を阻止するチョークインダクタ（図 13 の低周波チョークインダクタ 104）として、大きなインダクタンス（例えば、数  $\mu H \sim 10 \mu H$ ）のものを用いる場合にはそうはいかず、電力増幅装置の大型化、高コスト化を招くことになってしまう。これに対して、本具体例に係る電力増幅装置では、チョークインダクタ  $L14$  としては、数  $nH \sim 10 nH$  程度のもので良いため、小型化、低コスト化に大きく寄与できる。

【0031】RF 結合器 14 としては、キャパシタ  $C13$  を用いている。検波器 15 では、非線形素子としてダイオードを利用している。非線形素子として、ダイオードに代えて FET やバイポーラトランジスタを使用しても同様の効果を得ることができる。ダイオード D のアノードは、RF 結合用キャパシタ  $C13$  を介して入力整合回路 18 の出力端に接続されている。ダイオード D のアノードとグランドとの間には抵抗  $R13$  が接続されている。ダイオード D のカソードとグランドとの間には、キャパシタ  $C14$  および抵抗  $R14$  が並列に接続されている。

【0032】上述したように、歪補償機能を持つ電力増幅装置において、低周波の 2 次歪成分を検波器 15 で効率良く取り出して多段高周波増幅器 13 の最終段トランジスタのゲート／ベースのバイアス回路に再注入する構成を採ることにより、多段高周波増幅器 13 が線形化、即ち注入された 2 次歪成分がトランジスタの非線形性によって 3 次歪に変換され、この変換された 3 次歪が元々多段高周波増幅器 13 で発生していた 3 次歪と相殺されるため、され、隣接チャネル漏洩電力を低減することができる。

【0033】特に、低周波 2 次歪成分を多段高周波増幅器 13 の段間、具体的には終段のゲート／ベースのバイアス回路に再注入することで、次のような作用効果が得られる。すなわち、FET のゲート回路はドレインに比べてインピーダンスが非常に高く、通常、図 2 の具体例から明らかなように、バイアス抵抗  $R12$  を介してゲート

ト電位を与えている。したがって、低周波 2 次歪成分の電源側への通過がバイアス抵抗  $R12$  によって阻止されるため、従来技術で述べたような大きなインダクタンス素子を用いる必要がなく、その結果電力増幅装置の小型化および低コスト化を図ることができる。

【0034】また、フィードバック構成ではなく、フィードフォワード構成となっているため、例えば W-CDMA 変調波のように高速に包絡線変動する変調波を増幅する場合にも、3 次歪低減の効果を得ることができる。これは、W-CDMA や次世代の高速変調方式にも対応できることを示している。さらに、従来の通常の電力増幅装置に対して線形化のために付加する構成要素は検波器 15、低周波増幅器 16 および移相器 17 などであり、IC 技術を用いれば全て小型に実現できるものである。そのため、本実施形態に係る電力増幅装置の構成はモジュール化に向いており、モジュール化することによりオールインワンの線形化電力増幅装置が実現可能となる。

【0035】なお、図 2 の具体例では、多段高周波増幅器 13 が 2 段構成の場合を例に挙げて説明したが、3 段以上の構成の多段高周波増幅器 13 に対しても、その段間に低周波 2 次歪成分を再注入することで同様の作用効果を得ることができる。ただし、最終段のトランジスタは電力変換効率を高めるために非線形の動作をし、そこで歪が発生することから、最終段のトランジスタのゲート／ベースバイアス回路に再注入することで、歪補償効果をより高めることができる。

【0036】図 3 は、本実施形態に係る電力増幅装置に N-CDMA 変調波信号を入力させた場合における出力電力 & ACPR（隣接チャネル漏洩電力比）に対する入力電力を示す特性図である。変調波の中心周波数は 900 MHz である。

【0037】図 3 において、ACPR とは、変調波の RF 周波数から  $\pm 900 MHz$  オフセットした周波数での電力と自チャンネルとの電力比を示す。LFFF（図中、実線）は本発明による歪補償を行った場合の特性を、NoFF（図中、点線）は本発明による歪補償を行わない場合の特性をそれぞれ示している。LFFF（Low Filter Feed Forward）の特性から明らかなように、本発明による歪補償を行うことにより、ほとんどの入力電力レベルにおいて ACPR が減少していることがわかる。

【0038】図 4 は、本発明による歪補償（LFFF）を行った場合の効果を示す周波数スペクトラム図である。図 4 において、一点鎖線（A）は入力信号のスペクトラムを、点線（B）は本発明による歪補償を行わず（LFFF 無し）に通常の多段電力増幅器によって出力されたスペクトラムを、実線（C）は本発明による歪補償を行った場合（LFFF 有り）のスペクトラムをそれぞれ示している。隣接チャネルが存在する付近の周波数

において、実線 (C) の方が点線 (B) よりも上回っており、これは本発明の歪補償による効果である。

【0039】図5は、本発明に係る電力増幅装置の変換効率 (PAE) - 入力電力の特性図である。図3において、電力増幅装置に与えられた ACP R の仕様が -50 dB c だとすると、本発明による歪補償を行わないときは -4 dB m 程度の入力電力までしか入力させることができない。これに対して、本発明による歪補償を行うことにより、-0.5 dB m の入力電力まで増加させることができている。これにより、図5の特性図を見ると、約10%程度の変換効率 (PAE) の増加が得られていることがわかる。

【0040】続いて、低周波増幅器16および移相器17の具体的な構成例について説明する。

【0041】図6は、低周波増幅器16の構成の一例を示す回路図である。本例に係る低周波増幅器16は、入力信号  $V_{in}$  を非反転入力とするオペアンプ OP11 と、このオペアンプ OP11 の反転 (-) 入力端と出力端との間に接続された可変抵抗  $VR11$  と、オペアンプ OP11 の出力端に一端が接続された抵抗  $R21$  とを有する非反転増幅器構成となっている。

【0042】図7は、移相器17の構成の一例を示す回路図である。本例に係る移相器17は、オペアンプ OP12 と、各一端が共通に接続されて回路入力端となり、各他端がオペアンプ OP12 の反転入力端および非反転入力端にそれぞれ接続された可変抵抗  $VR12$  および抵抗  $R22$  と、オペアンプ OP12 の非反転入力端とグランドとの間に接続されたキャパシタ  $C22$  と、オペアンプ OP12 の反転入力端と出力端との間に接続された抵抗  $R23$  とを有する一次オールパスフィルタ構成となっている。

【0043】上記構成の移相器17において、可変抵抗  $VR12$  の抵抗値を  $R$ 、キャパシタ  $C22$  の容量値を  $C$  とすると、各角周波数  $\omega$  での移相量  $\Delta\theta$  は、
$$\Delta\theta = \tan^{-1} \{ -2\omega CR / (1 - \omega^2 C^2 R^2) \}$$
 で表される。

【0044】(第1実施形態の第1変形例) 図8は、第1実施形態の第1変形例に係る電力増幅装置の構成例を示すブロック図であり、図中、図1と同等部分には同一符号を付して示している。

【0045】本変形例に係る電力増幅装置では、検波器15と低周波増幅器16との間に、ハンドパスフィルタ (もしくは、ローパスフィルタ) 20を配置した構成を採っている。かかる構成の電力増幅装置の基本的な動作は図1の場合と同じである。ただし、本変形例に係る電力増幅装置では、検波器15から出力される低周波信号に含まれる高調波成分をハンドパスフィルタ (もしくは、ローパスフィルタ) 20で積極的に落とし、低周波2次歪成分のみを取り出すようにしている。

【0046】このように、高周波信号から低周波成分を

取り出す検波器15の後段にハンドパスフィルタ (もしくは、ローパスフィルタ) 20を配置し、低周波信号に含まれる高調波成分を積極的に落として低周波2次歪成分のみを取り出すようにすることで、低周波2次歪成分のみが多段高周波増幅器13の最終段のゲート/ベースバイアス回路に再注入され、3次歪の相殺効果が高まることになるため、歪補償の効果をより高めることができる。

【0047】(第1実施形態の第2変形例) 図9は、第1実施形態の第2変形例に係る電力増幅装置の構成例を示すブロック図であり、図中、図1と同等部分には同一符号を付して示している。

【0048】第1実施形態および第1変形例では、低周波信号の2次歪成分を検出する検波器15をRF段に配置していたのに対して、本変形例においては、検波器15をIF段 (中間周波数段) に配置し、この検波器15に対して結合器14Aを介してIF信号の一部を与える構成を採っている。

【0049】図9において、回路入力端子11と回路出力端子12との間には、周波数変換器21、バンドパスフィルタ (BPF) 22、ドライバー増幅器23および多段高周波増幅器13が縦続接続されている。周波数変換器21は、IF信号に対して局部発振器24から与えられる局部発振信号を混合することでRF信号に変換する。

【0050】この第2具体例に係る電力増幅装置は、送信系としてIF段が存在するような送信機に対して適用することができる。そして、入力信号が周波数変換器21、バンドパスフィルタ22、ドライバー増幅器23などを通過する間の遅延時間により、検波器15、低周波増幅器16、移相器17などを通過する際の低周波信号の遅延時間が相殺されるため、遅延時間ずれによる線形化特性の劣化を防ぐことができる。

【0051】なお、第1実施形態およびその変形例では、低周波増幅器16の後段に移相器17を配置したが、元々発生していた3次歪と新たに発生させた3次歪とを相殺させる際、必ずしも移相器17で低周波2次歪成分の位相調整を行う必要がない場合がある。その場合には、移相器17を省略しても同様の作用効果を得ることができる。

【0052】ところで、検波器15はダイオード等の非線形素子として利用して高周波信号の包絡線 (2次歪を含む) を検波するが、ダイオードはアナログ素子であるためにプロセスのばらつきや温度変化による特性変動は避けることができない。検波器15の出力電圧がそれらの変動要因によって影響を受けると、増幅器の線形化特性が劣化してしまう。この点に鑑みなされたのが、以下に説明する本発明の第2実施形態に係る電力増幅装置である。

【0053】[第2実施形態] 図10は、本発明の第2



実施形態に係る電力増幅装置の構成例を示すブロック図である。第2実施形態に係る電力増幅装置では、無線端末などの送信系において、中間周波数を使わずにベースバンド信号から直接RF信号に変換する構成を採っている。

【0054】図10において、デジタルベースバンド部31は、I信号およびQ信号をそれぞれD/Aコンバータ311、312にてアナログ信号に変換して出力するとともに、包絡線計算手段、例えば2乗検波回路313に入力して包絡線を計算し、この包絡線について低周波増幅器314で振幅を調整し、移相器315で位相を調整した後、D/Aコンバータ316にてアナログ信号に変換して低周波アナログ信号として出力する。

【0055】デジタルベースバンド部31からアナログ化されて出力されたI信号およびQ信号は、ローパスフィルタ(LPF)32、33を通過して直交変調器34に入力され、当該直交変調器34によって高周波信号へと変換された後、ドライバ増幅器35を介して多段高周波増幅器36に入力される。

【0056】一方、デジタルベースバンド部31から出力される低周波アナログ信号は、第1実施形態における低周波2次歪信号と等価であり、ローパスフィルタ37を通過した後、多段高周波増幅器36の段間、好ましくは終段トランジスタのゲート/ベースのバイアス回路に入力される。多段高周波増幅器36を例えばFETを用いて構成した場合には、バイアス回路の構成は、例えば図2の終段バイアス回路134の構成と同じになる。

【0057】上述したように、デジタルベースバンド部31において包絡線を計算することにより、検波回路としてダイオード等のアナログ素子を使用しなくて済むので、素子ばらつきによる特性劣化を免れることができる。同様に、低周波増幅器314および移相器315としてアナログ回路を使用しなくて済むため、それらについても素子ばらつきによる特性劣化を免れることができる。

【0058】なお、第1実施形態の第1変形例の場合と同様に、包絡線計算手段としての2乗検波回路313の後段にデジタルBPFまたはLPFを配置することで、低周波信号に含まれる高調波成分を積極的に落として低周波2次歪成分のみを取り出すことができる。これにより、低周波2次歪成分のみが多段高周波増幅器36の最終段のゲート/ベースバイアス回路に再注入されることになるため、歪補償の効果をより高めることができる。

【0059】ところで、第1実施形態に係る電力増幅装置において、高周波信号はそのまま多段高周波増幅器13へと入力するのに対して、検波器15で発生した低周波信号は低周波増幅器16および移相器17、第1変形例に場合にはBPF(又は、LPF)20を通過するために通過時間が長くなる。通過時間が信号変調波のチップレートに対して十分に無視できる場合は問題ないが、

無視できない場合は電力増幅装置の線形化特性が劣化することになる。この点に鑑みなされたのが、以下に説明する本発明の第3実施形態に係る電力増幅装置である。

【0060】[第3実施形態] 図11は、本発明の第3実施形態に係る電力増幅装置の構成例を示すブロック図であり、図中、図1と同等部分には同一符号を付して示している。

【0061】本実施形態に係る電力増幅装置では、回路入力端子11と多段高周波増幅器13との間に、SAW(Surface Acoustic Wave; 表面弾性波)フィルタなどの遅延素子31を配置した構成を採っている。これにより、高周波信号は、遅延素子31を通過して多段高周波増幅器13に入力することになる。

【0062】このように、回路入力端子11と多段高周波増幅器13との間に遅延素子31を配置することにより、低周波増幅器16および移相器17、場合によってはBPF(又は、LPF)20を通過する低周波信号の遅延時間と、遅延素子31を通過する高周波信号の遅延時間との差が小さくなるため、遅延時間ずれによる線形化特性の劣化を防ぐことができる。つまり、チップレートの速い変調信号においても、本発明に係る線形化方式を適用することができるようになる。

【0063】[適用例] 以上説明した第1～第3実施形態のいずれかに係る電力増幅装置は、無線通信装置、例えばCDMA方式携帯電話機におけるRFフロントエンド部のパワーアンプを構成するのに用いられる。図12は、CDMA方式携帯電話機におけるRFフロントエンド部の構成の一例を示すブロック図である。

【0064】図12において、アンテナ71で受信された受信波は、送信/受信に共用される帯域振分けフィルタ72を通過し、AGCアンプ73で信号レベルが一定にされた後ミキサ74に供給される。ミキサ74では、局部発振器75からの局部発振周波数と混合されることによって中間周波(IF)に変換された後、後段のベースバンドIC(図示せず)に供給される。

【0065】一方、送信側では、前段のベースバンドICから供給されるIF信号がミキサ76に供給され、ここで局部発振器77からの局部発振周波数と混合されてRF信号に変換される。そして、このRF信号は、高周波電力増幅器78で増幅された後帯域振分けフィルタ72を経てアンテナ71に供給され、このアンテナ71から電波として送信される。

【0066】上記構成のCDMA方式携帯電話機のRFフロントエンド部において、送信側の高周波電力増幅器78として、先述した第1～第3実施形態のいずれかに係る電力増幅装置が用いられる。

【0067】このように、無線通信装置におけるRFフロントエンド部において、送信側の高周波電力増幅器78として、第1～第3実施形態のいずれかに係る電力増幅装置を用いることにより、これら電力増幅装置は大き



なインダクタンス素子を用いる必要がなく、小型化および低コスト化が可能であるため、無線通信装置そのものの小型化および低コスト化に大きく寄与でき、特に携帯電話機などの携帯型無線通信装置に適用した場合にその効果が大きい。

【0068】なお、上記適用例では、CDMA方式の携帯電話機に適用した場合を例にとって説明したが、本発明はこの適用例に限定されるものではなく、無線通信装置全般に適用することが可能である。

【0069】

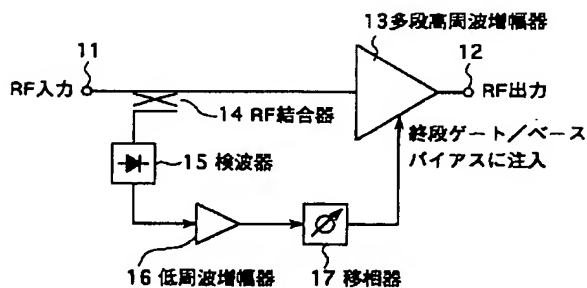
【発明の効果】以上説明したように、本発明によれば、歪補償機能を持つ電力増幅装置において、低周波の2次歪成分を検波器で効率良く取り出して多段高周波増幅器の最終段トランジスタのゲート/ベースのバイアス回路に再注入する構成を採ることにより、この注入された2次歪成分がトランジスタの非線形性によって3次歪に変換され、この変換された3次歪が元々多段高周波増幅器で発生していた3次歪と相殺されるため、隣接チャネル漏洩電力を低減することができる。

【0070】特に、低周波2次歪成分を多段高周波増幅器の最終段のゲート/ベースのバイアス回路に再注入することで、低周波2次歪成分の電源側への通過がバイアス抵抗によって阻止され、インダクタンス素子を用いる必要がないため、電力増幅装置の小型化および低コスト化を図ることができる。また、フィードバック構成ではなく、フィードフォワード構成となっているため、例えばW-CDMA変調波のように高速に包絡線変動する変調波を増幅する場合にも、3次歪低減の効果を得ることができる。

【図面の簡単な説明】

【図1】本発明の第1実施形態に係る電力増幅装置の構

【図1】



成例を示すブロック図である。

【図2】第1実施形態の変形例に係る電力増幅装置の具体例を示す回路図である。

【図3】第1実施形態に係る電力増幅装置にN-CDMA変調波信号を入力させた場合における出力電力&ACPRに対する入力電力を示す特性図である。

【図4】本発明による歪補償を行った場合の効果を示す周波数スペクトラム図である。

【図5】本発明に係る電力増幅装置の変換効率-入力電力の特性図である。

【図6】低周波増幅器の構成の一例を示す回路図である。

【図7】移相器の構成の一例を示す回路図である。

【図8】第1実施形態の第1変形例に係る電力増幅装置の構成例を示すブロック図である。

【図9】第1実施形態の第2変形例に係る電力増幅装置の構成例を示すブロック図である。

【図10】本発明の第2実施形態に係る電力増幅装置の構成例を示すブロック図である。

【図11】本発明の第3実施形態に係る電力増幅装置の構成例を示すブロック図である。

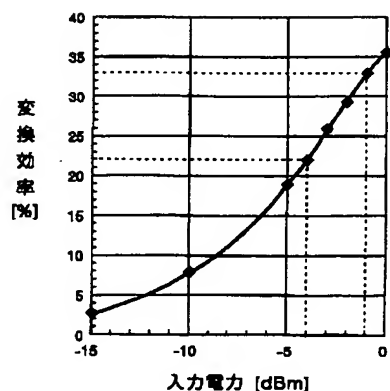
【図12】CDMA方式携帯電話機におけるRFフロントエンド部の構成の一例を示すブロック図である。

【図13】歪補償機能を持つ電力増幅装置の従来例を示す回路図である。

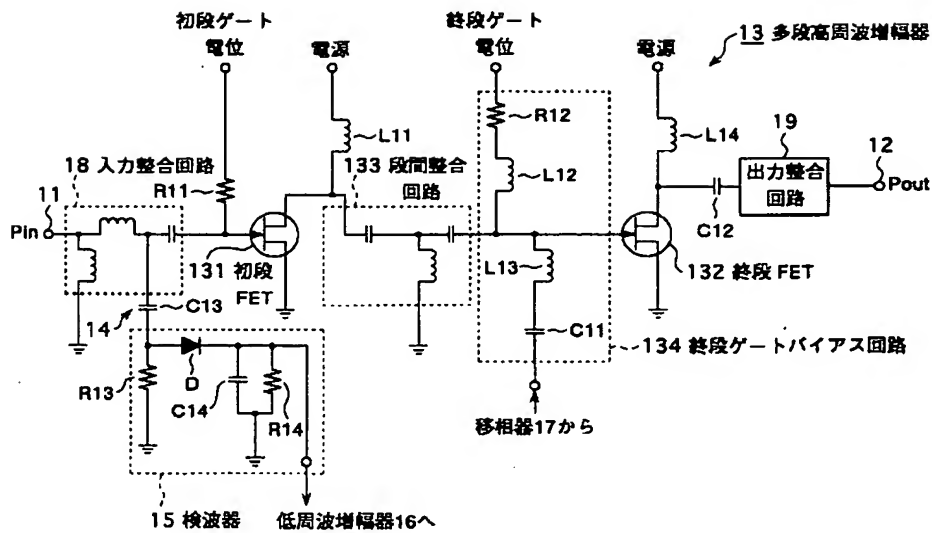
【符号の説明】

13、36…多段高周波増幅器、14、14A…結合器、15、313…検波器、16、314…低周波増幅器、17、315…移相器、20…フィルタ(LPF/BPF)、21…周波数変換器、23…ドライバー増幅器、31…遅延素子

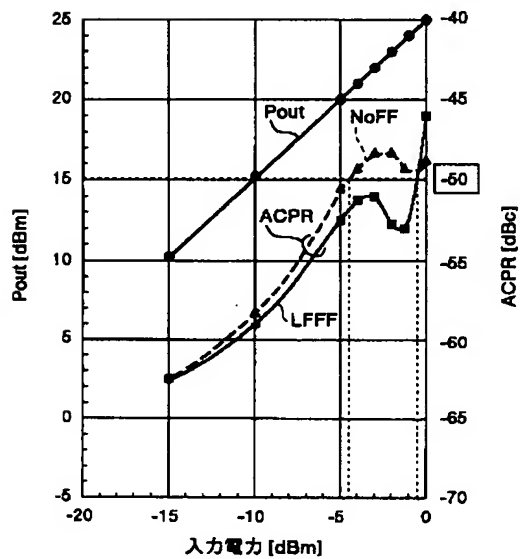
【図5】



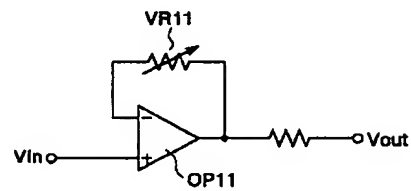
【図2】



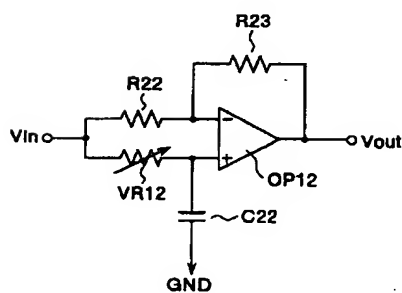
【図3】



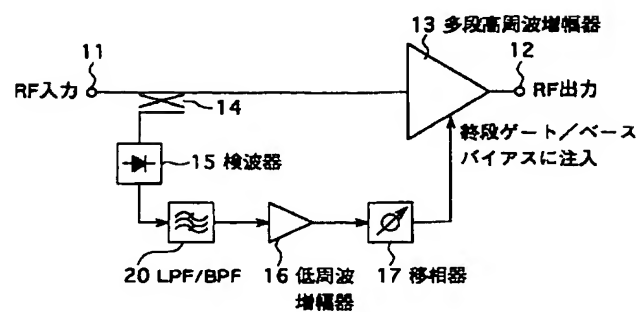
【図6】



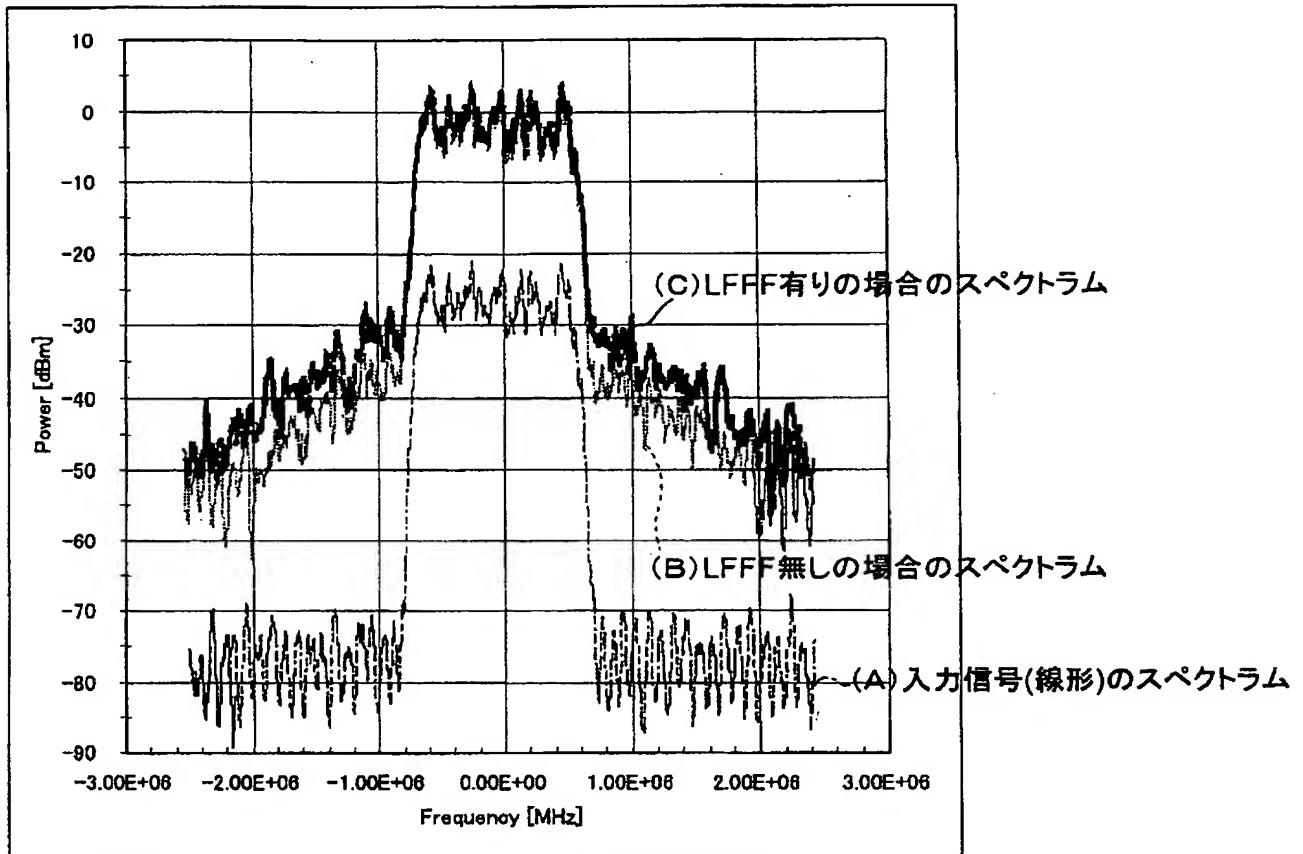
【図7】



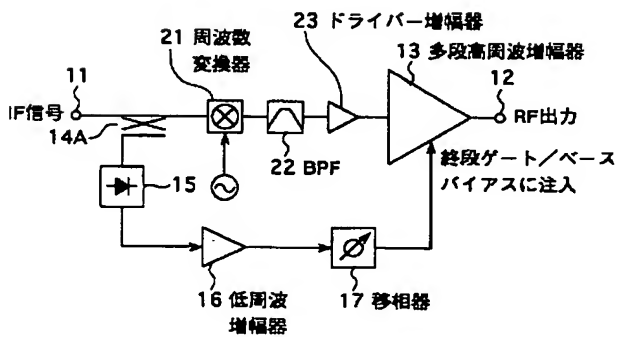
【図8】



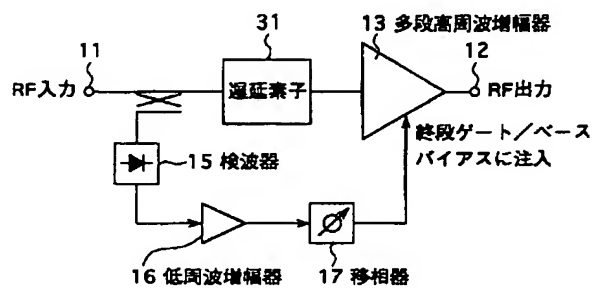
【図4】



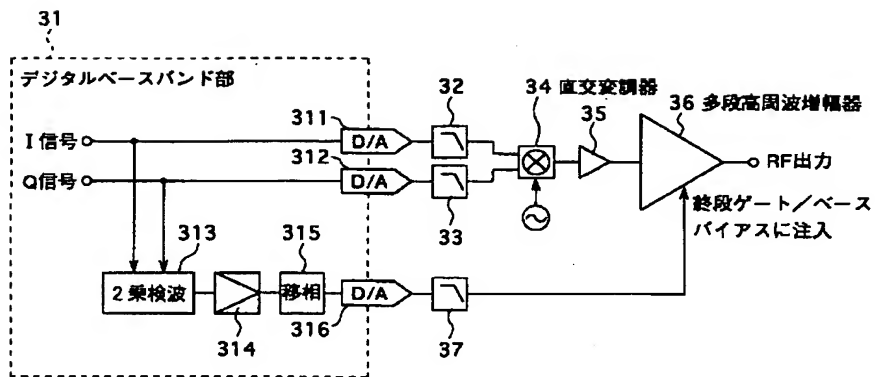
【図9】



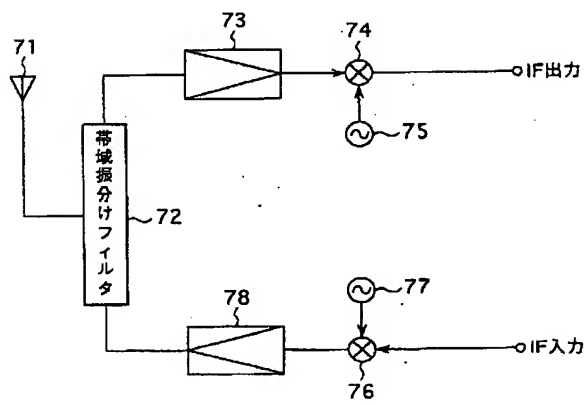
【図11】



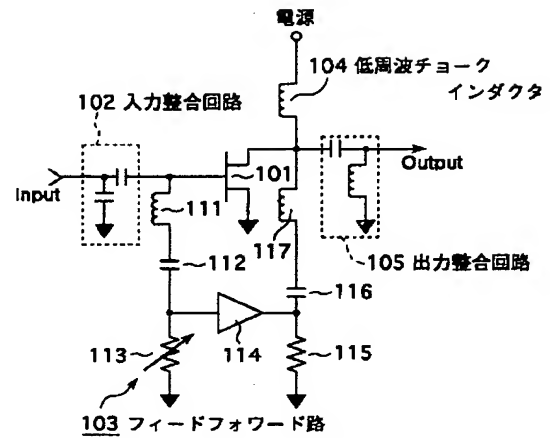
【図10】



【図12】



【図13】



## フロントページの続き

Fターム(参考) 5J090 AA01 AA41 CA21 CA87 CA94  
FA20 GN07 HA09 HA19 HA25  
HA26 HA29 HA32 HA33 KA00  
KA01 KA13 KA15 KA16 KA29  
KA32 KA33 KA41 KA42 KA44  
KA53 KA55 MA08 MA13 MA14  
SA13 TA01 TA02 TA03  
5J091 AA01 AA41 CA21 CA87 CA94  
FA20 HA09 HA19 HA25 HA26  
HA29 HA32 HA33 KA00 KA01  
KA13 KA15 KA16 KA29 KA32  
KA33 KA41 KA42 KA44 KA53  
KA55 MA08 MA13 MA14 SA13  
TA01 TA02 TA03 UW08  
5J500 AA01 AA41 AC21 AC87 AC94  
AF20 AH09 AH19 AH25 AH26  
AH29 AH32 AH33 AK00 AK01  
AK13 AK15 AK16 AK29 AK32  
AK33 AK41 AK42 AK44 AK53  
AK55 AM08 AM13 AM14 AS13  
AT01 AT02 AT03 WU08  
5K060 CC04 CC11 DD04 HH06 HH37  
JJ06 JJ08 KK06 LL11 LL24